

エッジトリミングの効果

技術開発本部 OperationV

The effects of edge trimming Engineering R&D Division Operation V

要旨

近年、スマートフォンやタブレット端末の小型化・大容量化に伴い、フラッシュメモリやメモリコントローラのチップは薄化が進み、デバイス製造工程においても、ウェーハの薄化と歩留まり改善要求が高まっている。本レビューでは、極薄ウェーハ研削時の歩留まり改善策として採用が進むエッジトリミングの効果について報告する。

Abstract

In recent years, due to the miniaturization and the capacity enlargement of smartphones and tablet devices, the thinning of chips, flash memory, and memory controllers has been advancing, and the requirements to improve wafer thinning and yield are becoming higher in the device manufacturing process. However, when performing ultra-thinning on a wafer, edge chipping occurs on the outer edges of the wafer due to the influence of the rounded shape, and the wafer breaking from the edge chipping becomes an issue. A process called “Edge trimming” effectively removes the rounded shape on the outer edge of the wafer which causes edge chipping, preventing the wafer from breaking. In this review, we report the effects of edge trimming, which has been adopted for improving yield when performing ultra-thin wafer grinding.

1 はじめに

シリコンウェーハを極薄化する際に外周部の R 形状の影響でエッジチッピングが発生し、そこを起点としたウェーハ割れが課題となっている。ウェーハ割れを防止するためにエッジチッピングの要因となる外周部の R 形状をブレードによって予め除去する加工をエッジトリミングという。

エッジトリミングは主に貼り合わせ前のデバイスウェーハを表面から加工する手法(貼り合わせ前エッジトリミング)とキャリアウェーハ貼り合わせ後に裏面からフルカット加工する手法(貼り合わせ後エッジトリミング)に分かれる。

貼り合わせ前エッジトリミングは、加工をデバイスウェーハの表面から行い、切削量は

大体 $150\mu\text{m}$ ~ $200\mu\text{m}$ 程度である。そのため、エッジチッピングサイズや送り速度といった点で貼り合わせ後エッジトリミングに比べて優位である。一方で、デバイスウェーハの表面が露出しているため、パーティクル汚染や搬送時のデバイス面への接触などの懸念事項がある(図1)。

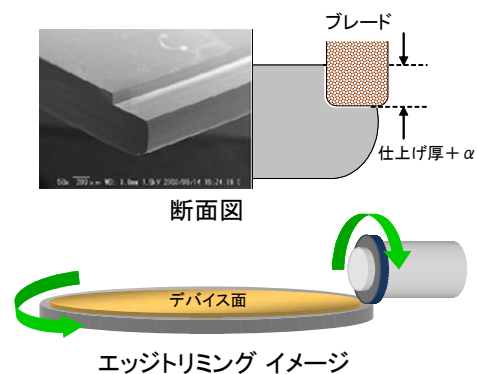


Fig.1 エッジトリミング

貼り合わせ後エッジトリミングは、デバイスウェーハをフルカットする必要があり、切削量がシリコンウェーハ元厚程度になる。そのため、貼り合わせ前エッジトリミングに比べて、ブレードの切削力が必要なため、粒径の粗いブレードを使用することが多い。送り速度は加工負荷を考慮して低速での設定が採用されている。一方で、すでに貼り合わせを実施しているため、パーティクル汚染や搬送時のデバイス面の接触などの懸念が少ない。

本レビューでは、貼り合わせ前エッジトリミングに着目して加工に関する検証結果を紹介する。

2 エッジトリミングの効果とプロセス検証

2.1 エッジトリミングの効果

実際にエッジトリミングの効果はどの程度あるのだろうか。エッジトリミング処理を施したウェーハで研削を実施し、エッジ部のダメージ比較を行った。

図2に比較写真を示す。エッジトリミング有りの場合、エッジチッピングを軽減できることが確認できた。一方で、エッジトリミング無しの場合、エッジチッピングが発生した。

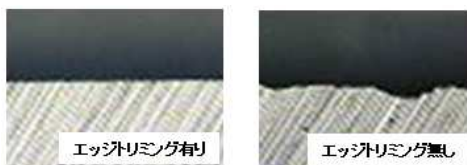


Fig.2 エッジトリミング後研削ウェーハエッジ

2.2 プロセス検証

加工はダイシング装置を使用し、ブレードは厚みが1mm~3mm程度のものを使用する。一般的なエッジトリミングの幅が0.5mm~3mm程度であるため、プロセスに応じてブレードの厚みは選定する。

一般的に、ブレードを使用してエッジトリミングを実施した場合、加工後のエッジ形状角度は90度になる。果たして90度の加工が最も効果的であるのか。角度別の比較検証を行った。図3に角度別比較を示す。エッジトリミングの角度は90度がエッジチッピング低減に最も効果があることが確認できる。その他の角度では、エッジチッピングが発生しているため、エッジトリミングの効果が十分に発揮できないといえる。図4に角度の概要及び処理方法を示す。



Fig.3 エッジトリミング角度別比較

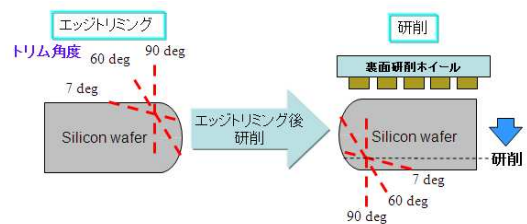


Fig.4 角度概要及び処理方法

次にエッジトリミングの適正切り込み深さの検証を行った。エッジトリミング後の薄化研削は一般的に粗研削、仕上げ研削の2段階で行う。エッジトリミング後の傘形状の端材部は粗研削の低速区間で除去する(図5)。その際に発生するダメージ深さがエッジチッピングに関係していると想定して、粗研削後のダメージ深さの確認を行った。図6に切り込み深さ別の比較グラフを示す。粗研削によって端材部が薄くなった段階で削り取られ、その際にダメージが入っていることが確認できた。

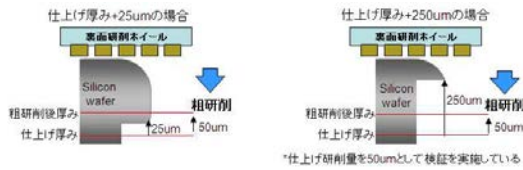


Fig. 5 研削について

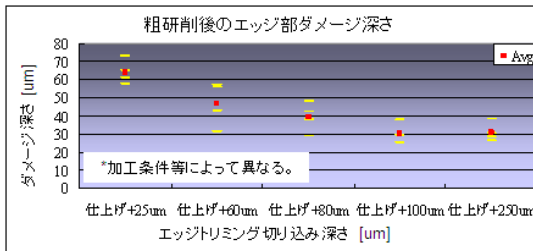


Fig. 6 粗研削後のZ方向ダメージ深さ

また、仕上げ厚みまで薄化研削及び研磨処理を実施し、エッジチップングの確認を行った。図7に個数比較のグラフを示す。粗研削のダメージ深さと相関性が見られ、仕上げ厚み+100µm以上でエッジチップングの発生を抑制できていることが確認できた。

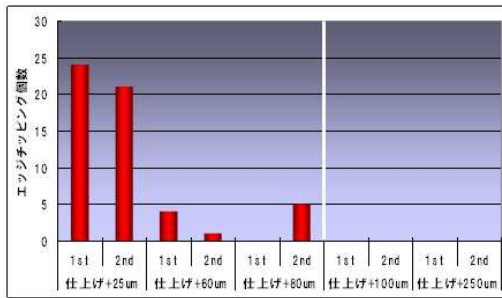


Fig. 7 エッジチップング個数比較

上記の結果より、仕上げ研削量 40µm 程度を前提とし、エッジトリミングの適正切り込み深さは最終仕上げ厚み+100µm を推奨する。

エッジトリミングの推奨加工幅は、貼り合わせの方法によって異なる。一般的にウェーハ表面の回路形成プロセスで CMP (Chemical Mechanical Polishing) を行うが、加工の特性

上外周部の方が薄くなる傾向がある。薄くなるエリアは各社様々ではあるが、概ね 3mm 以下である。そのため、例えばイメージセンサの一種である裏面照射型 CMOS センサの製造工程でもちいられる酸化膜接合で貼り合わせを実施した場合、ウェーハ外周部に貼り合わせが十分でないエリアが発生する。そのウェーハを研削した場合、ピーリング等の不良につながる恐れがあるため、推奨の加工幅は 3mm となる。また、TSV (Through Silicon Via) 製造工程で使われるような樹脂貼り合わせの場合は、樹脂の厚みで外周部の薄くなったエリアを吸収できるため、未貼り合わせのエリアは発生しない。そのため、加工幅は、ウェーハエッジの R 形状部分のみで問題ない。R 形状の幅は 0.3mm~0.4mm 程度であることが多く、完全に除去する必要があるので加工のばらつきなども考慮に入れて、推奨の加工幅は 0.5mm としている。図 8 に貼り合わせ後のエッジ状態のイメージ図を示す。

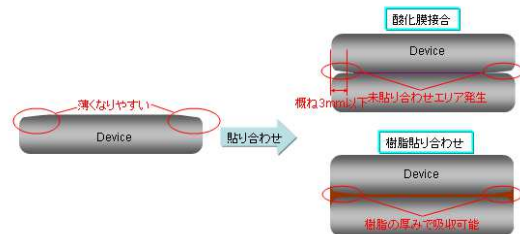


Fig. 8 貼り合わせ後のエッジ状態イメージ

3 エッジトリミング後の FEOL 導入

1 章で述べたように、貼り合わせ前エッジトリミングは、その後の工程でキャリアウェーハとの貼り合わせを行うため、高いクリーン度が求められる。そういった要求に応えるためにエッジランプ搬送対応、薬液洗浄可能チャンバー対応の装置開発を行った。図 9 に該当装置で実際にエッジトリミングを行い、

加工前後の表面パーティクル増加量を測定したマップを示す。0.1 μm 以上のパーティクルが5個という結果となった。(エッジ・エクスクルージョン：4mm)



Fig. 9 パーティクルマップ

FEOL工程でのエッジトリミング採用も拡がっており、今後もニーズに対応できる評価・開発を行う予定である。

4 おわりに

本レビューで述べたように、エッジトリミングはシリコンウェーハの極薄化のニーズに応えるために欠かすことのできない技術である。ディスコでは、最良の結果を導くために検証・評価を行ってきた。今後は、より向上した最適なアプリケーションを提供すべく引き続き評価を行っていくとともに、シリコンウェーハだけでなく、近年普及しつつある他材料に向けたエッジトリミングの検証も同時に進めていきたい。